

CLIPPEDIMAGE= JP357026492A
PAT-NO: JP357026492A
DOCUMENT-IDENTIFIER: JP 57026492 A
TITLE: SEMICONDUCTOR LASER

PUBN-DATE: February 12, 1982

INVENTOR-INFORMATION:

NAME
KAMESHIMA, YASUBUMI

ASSIGNEE-INFORMATION:

NAME	COUNTRY
NEC CORP	N/A

APPL-NO: JP55101490

APPL-DATE: July 24, 1980

INT-CL_(IPC): H01S003/18

US-CL-CURRENT: 372/34

ABSTRACT:

PURPOSE: To improve the temperature characteristics of an oscillation threshold of a semiconductor laser by forming an active layer of InGaAs P on an InP substrate in a double hetero architecture in which AlGaAsSb matched in lattice to the substrate and the active layer is interposed therebetween.

CONSTITUTION: A clad layer

**Al<SB>u</SB>Ga<SB>1-u</SB>As<SB>v</SB>Sb<SB>1-v</SB>3, an active layer
In<SB>x</SB>Ga<SB>1-x</SB>As<SB>y</SB>P<SB>1-y</SB>4, a clad layer
Al<SB>u</SB>Ga<SB>1-u</SB>Ag<SB>v</SB>Sb<SB>1-v</SB>5, and an ohmic layer
6 are**

sequentially formed on an InP substrate 2. The layer 4 has a low refractive index, and is interposed between the layers 3 and 5 having large band gap, and the layer 3 is of N type, the layer 5 is of P type and the layer 4 is undoped N type to inject and excite it. Thus, misfit dislocation is hardly taken place in the boundary between the layers 4 and 5, and accordingly preferable crystallinity including no defect can be performed, and the temperature characteristics of the oscillation threshold can be improved.

COPYRIGHT: (C)1982,JPO&Japio

⑯ 日本国特許庁 (JP) ⑯ 特許出願公開
⑰ 公開特許公報 (A) 昭57-26492

⑤Int. Cl.³
H 01 S 3/18

識別記号

厅内整理番号
7377-5F

④公開 昭和57年(1982)2月12日

発明の数 1
審査請求 未請求

(全 4 頁)

③半導体レーザ

②特 願 昭55-101490
②出 願 昭55(1980)7月24日
②發明者 亀島泰文

東京都港区芝五丁目33番1号
本電気株式会社内

⑦出願人 日本電気株式会社
東京都港区芝5丁目33番1号
⑧代理人 弁理士 内原晋

明細書

1. 発明の名称 半導体レーザ

2. 特許請求の範囲

InP 基板結晶上に、直接遷移領域の混晶比 X, Y をもつ化合物半導体混晶 $In_xGa_{1-x}As_{1-y}P_y$ の活性層を該基板結晶及び活性層に格子整合した混晶比 U, V をもつ化合物半導体混晶 $Al_uGa_{1-u}As_vSb_{1-v}$ で挟み込んだダブルヘテロ構造を具備した事を特徴とする半導体レーザ。

3. 発明の詳細な説明

本発明は InP 基板上に活性層を InGaAsP, クラッド層を Al_{0.5}As_{0.5} を格子整合をさせてエピタキシャル成長させる事により 1.1~1.6 μm までの赤外光を放出する半導体レーザに関するものである。クラッド層と活性層間のエネルギー壁を高くし、かつ結晶性のよいヘテロ界面をつくる事により、発振閾値の過渡特性のよいかつ素子設計上の自由

度を大きくする事のできる半導体レーザを提供するものである。

これはまた発光ダイオードにも適用され得るものである。

光ファイバーを用いた通信はその大容量性、無誘導性の特徴を生かした通信手段として開発がすすめられている。この光ファイバー通信の尤所として半導体レーザは、その小型簡便性、直差変調可能などの利点があり、重要な要素である。近年光ファイバーの吸収損失が最低になる波長が増製技術の進歩により 1.05 μm から 1.3 μm 、更に 1.55 μm へと移行していくにつれ、要求される発光波長は上記波長の長波長帯へと変ってきている。現在この波長帯の半導体レーザとしては $Al_xGa_{1-x}As$ 合成半導体の混晶 InGaAsP を活性層としクラッド層を InP とする組み合せが最も多く採用されている。

この InGaAsP レーザーで正面している最も大きい問題はその発振閾値の上昇が温度に極めて敏感な事である。その例を第 1 図に示す。即ち、

発振周波数の温度依存性を $I = I_0 \exp(T/T_0)$ と表わしたときの T_0 は図 1 からわかる様に 70K 程度であり、更に雰囲気温度が 80°C を越えると T_0 は更に低くなっている。それに対し AlGaAs 系の短波長レーザではこの温度領域で $T_0 \sim 120$ K 位である。この事は地下ケーブル等に実装される光通信システムでは大きな問題であり、InGaAsP を活性層とする長波長レーザの実用化にはその発振周波数の温度特性の改善が是非必要である。本発明は長波長レーザの構成物質に着目を加え、上述の問題点を解決する事を目的とする。この目的を達成するために本発明の半導体レーザは InP 基板上に、 $In_xGa_{1-x}AsyP_{1-y}$ で成る活性層を InP 基板及び活性層に格子整合した $Al_{(1-u)}AsySb_{1-y}$ で挿み込んだダブルヘテロ構造を設けている。

活性層を InGaAsP、クラッド層を InP とする長波長レーザの温度特性が悪い原因についてはいくつか考えられるが、第 1 層に活性層内にダブルヘテロ構造で閉じ込められたキャリアが熱的エネルギーのためクラッド層をオーバーフローする事が考え

られる。特に発振波長が 1.1 μm 近くのレーザについては活性層とクラッド層のエネルギー差が近くなるのでその効果は無視出来ない。第 2 層にヘテロ界面における結晶の不完全性が挙げられる。例えば界面のミスフィット板位、点欠陥などを通じての励起キャリアの非発光再結合、PN 接合の不完全性による電流リークなどが考えられる。

ここで 1.1 μm ～ 1.6 μm の発光波長を有する格子整合した II-V 族混晶系を用いた長波長半導体レーザを得る組み合せについて説明する。第 2 図は左側縦軸に混晶のバンドギャップエネルギー右側縦軸にそれを波長に換算したもの横軸に混晶の格子定数をとったものである。それぞれの二元結晶を結ぶ曲線は三元混晶のバンドギャップの変化を示すもので、点線で結ばれた区域は間接遷移であり、活性層としては適さない。格子定数が遷移二元結晶で定められているため、発光波長を必要な波長にするには活性層は必然的に四元混晶でなければならない。第 2 図で斜線で示した 1.1 ～ 1.6 μm の波長領域をもつ活性層としては InGaAsP, AlGaAsSb

AlGaP Sb などが挙げられるが、直接遷移領域が混晶比の広い範囲にある事、結晶成長条件のデータの蓄積が豊富な点で InGaAsP が最も適している。更に基板材料としては第 2 図から InP, InAs, InSb, AlSb が挙げられるが現在、良質な無板位結晶が得られるのは InP であり、基板、活性層の組み合せは InP/InGaAsP が適当である。しかし従来の構造ではダブルヘテロ構造のクラッド層となるべき第 1 層および第 3 層に InP を採用しているので、ある一定の波長の光を放出する活性層の組成を決めたとき、クラッド層と活性層とのエネルギー差を自由にとれない事情が生じている。この欠点を除去する為に本発明では第 1 層および第 3 層に Al_(1-u)As_uSb を採用している。第 2 図からわかるように Al_(1-u)As_uSb の 4 元混晶は格子定数を InP に合わせた状態でバンドギャップエネルギーを InP よりも大きくさせる事が可能である。Al あるいは u の成分がある値より多いと混晶は間接遷移領域に入るが、クラッド層は発光に関与しないためこの事は不都合な条件とはならず、むしろク

ラッド層にリークして発光する成分を抑制する動きをする。活性層とクラッド層のエネルギー差を大きくする事により温度特性を改善できる事は勿論であるが、他方両者の屈折率差が大きくなるため必然的に高次モードが出現し易くなる。しかしその点は活性層厚さを 0.15 μm 程度に薄くする事により解決される。即ち、高次モードの選択は活性層とクラッド層の屈折率差のみならず光導波路のサイズによっても左右されるからである。現在のエピタキシャル結晶成長技術では活性層厚さを所要の厚さに制御する事は比較的容易である。更に重要な事は一般に多層構造がエピタキシャル成長されるとき、成長層が三元以上の混晶である方が成長面内の格子整合が容易であるという実験結果である。(ジャーナル、オブ、ザ、エレクトロケミカルソサイエティ 126 卷 664 頁) 即ち、四元活性層の上に InP 二元結晶を成長させた場合にはわずかの格子ずれでもミスフィット板位が生じやすいが、InP 二元結晶上に InGaAsP 四元系混晶をエピタキシャル成長させた場合、エピタキシャル成長

面内の格子定数は仕込み組成が完全整合の条件からずれているときでも四元結晶が成長方にテトラゴナルな格子変形をする事により、成長面内で格子を合わせる現象が起き、ミスフィット転位が生じにくく事がX線回折法により観測されている。この事はエピタキシャル成長する層が多元系である方が格子変形の自由度が増す事により有利である。この様に活性層 $In_xGa_{1-x}AsP$ の上に第3層クラッド層として InP 二元結晶を成長させるよりも $Al_{1-x}Ga_xAs$ 四元結晶を成長させる方がその外面においてミスフィット転位を生じにくくさせ、ひいては点欠陥等を含まない良好な結晶性が実現し前述したような発振閾値の温度特性を低下させている。テロ界面あるいは PN 結合の不完全性を改良するのに有効な手段である。

次に本発明の実施例について説明する。第3回は電流注入助起による半導体レーザの構造例であり、いわゆるダブルヘテロ構造をもたせてある。InP 基板 2 の上に第1層クラッド層 $Al_{1-u}Ga_{u}As$ $Sb_{1-v}3$ 、第2層活性層 $In_xGa_{1-x}AsP$ 4 、第3層クラ

れています。P側の電極 1 は InP 基板 2 に AuGe 合金でつけられている。この素子をメタライズしたダイアモンドヒートシンク 10 に InP 基板 2 を上にし、第4層の $In_xGa_{1-x}AsP$ を下側にしてよりで接着し、更に金メッシュした Cu プロテクタ 11 に組み立てられる。この状態で電流を P側から P側へ流せば PN 結合部で電子と正孔が再結合して結晶へき開面を反射鏡とするフィードバック作用によりレーザ光が放出される。

4. 凹面の簡単な説明

第1回は $In_xGa_{1-x}AsP/InP$ レーザの発振閾値の温度特性を示す。第2回は種々の組み合せの IV 混晶系における格子定数とバンドギップの関係を示す。第3回は注入助起による本発明の半導体レーザの一実施例の概略図を示す。図中 1 は P側電極、2 は InP 基板、3 は $Al_{1-x}Ga_xAs$ Sb 第1層、4 は $In_xGa_{1-x}AsP$ 活性層、5 は $Al_{1-x}Ga_xAs$ Sb 第3層、6 は $In_xGa_{1-x}AsP$ 第4層、7 は SiO_2 層、8 は P側電極、9 は Au 被覆層、10 はダイアモンドヒートシンク、11 は Cu プ

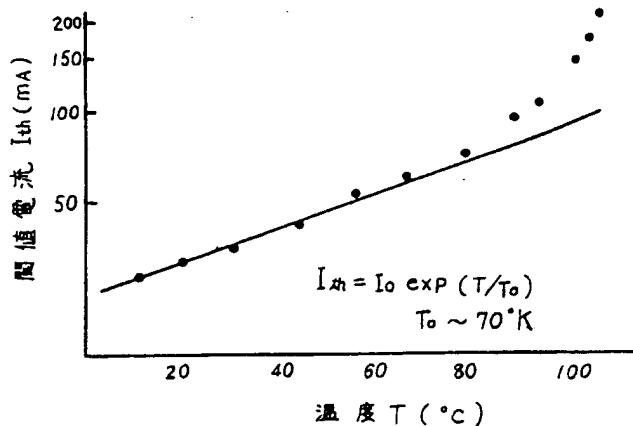
ラッド層 $Al_{1-u}Ga_{u}As$ $Sb_{1-v}5$ 、第4層オーミック層 $In_xGa_{1-x}AsP$ 6 を順次液相エピタキシャル法で形成する。活性層 $In_xGa_{1-x}AsP$ 4 は屈折率が低くバンドギップの大きい $Al_{1-u}Ga_{u}As$ Sb_{1-v} 層 3 と 5 ではさまれており注入助起を行なうため第1層 $Al_{1-u}Ga_{u}As$ $Sb_{1-v}3$ は n型第3層 $Al_{1-u}As$ $Sb_{1-v}5$ は P型活性層 4 はアンドープ n型としてある。活性層 $In_xGa_{1-x}AsP$ 4 の X, Y およびクラッド層 $Al_{1-u}Ga_{u}As$ Sb_{1-v} の U, V の値は発光波長を $1.1 \sim 1.6 \mu m$ とすると、格子定数を InP 基板に合わせる条件から発光波長 $1.1 \mu m$ のとき X ~ 0.89 , Y ~ 0.23 、発光波長 $1.6 \mu m$ のとき X ~ 0.58 , Y ~ 0.89 程度であり、クラッド層は活性層のバンドギップより 0.3 eV 高い値を目安とすると、格子整合の条件から $1.1 \mu m$ のとき U ~ 0.60 , V ~ 0.53 。
 $1.6 \mu m$ のとき U ~ 0.25 , V ~ 0.52 程度となる。第4層 $In_xGa_{1-x}AsP$ 6 はオーミック接続を得るためのもので P型としてある。この第4層上にストライプ状に窓をもった SiO_2 層 7 を設け、更に AuZn を蒸着することにより P側電極 8 が形成さ

ロードをあらわす。

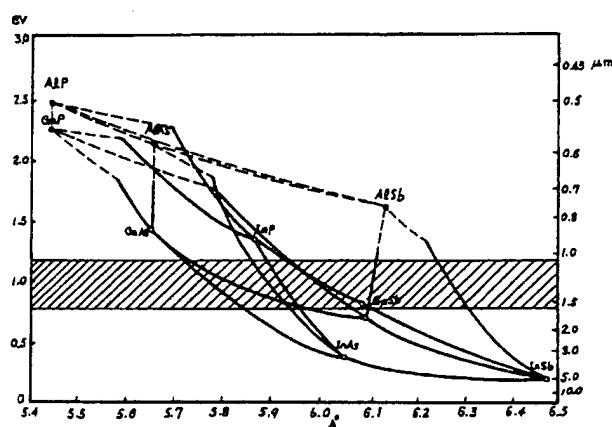
代理人弁理士内原晋



才 1 図



才 2 図



才 3 図

